




ARM Cortex系列处理器发 展与应用

刘洪涛

版权



- } 华清远见嵌入式培训中心版权所有；
 - } 未经华清远见明确许可，不能为任何目的以任何形式复制或传播此文档的任何部分；
 - } 本文档包含的信息如有更改，恕不另行通知；
 - } 保留所有权利。
-
- 

ARM公司产品

}

产品

^ 处理器

- 处理器选择器
- Cortex-A 系列
- Cortex-R 系列
- Cortex-M 系列
- 经典处理器
- SecurCore 处理器
- 技术
- 处理器授权使用方
- 用于访问处理器 IP 的
- DesignStart

√ 系统 IP

√ 多媒体

√ 物理 IP

√ 工具

ARM体系结构的发展

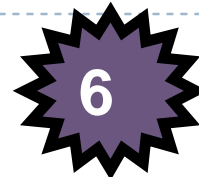


Halfword and signed halfword / byte support
System mode
Thumb instruction set



Improved ARM/Thumb Interworking
CLZ
Saturated arithmetic
DSP multiply-accumulate instructions

Extensions
Jazelle (5TEJ)



SIMD Instructions
Multi-processing
v6 Memory architecture
Unaligned data support

Extensions
Thumb-2 (6T2)
TrustZone (6Z)
Multicore (6K)
Thumb only (6-M)



Thumb-2
NEON
TrustZone
Architecture Profiles
7-A (Applications): NEON

7-R (Real-time): Hardware divide

7-M (Microcontroller): Hardware divide, Thumb-2 only

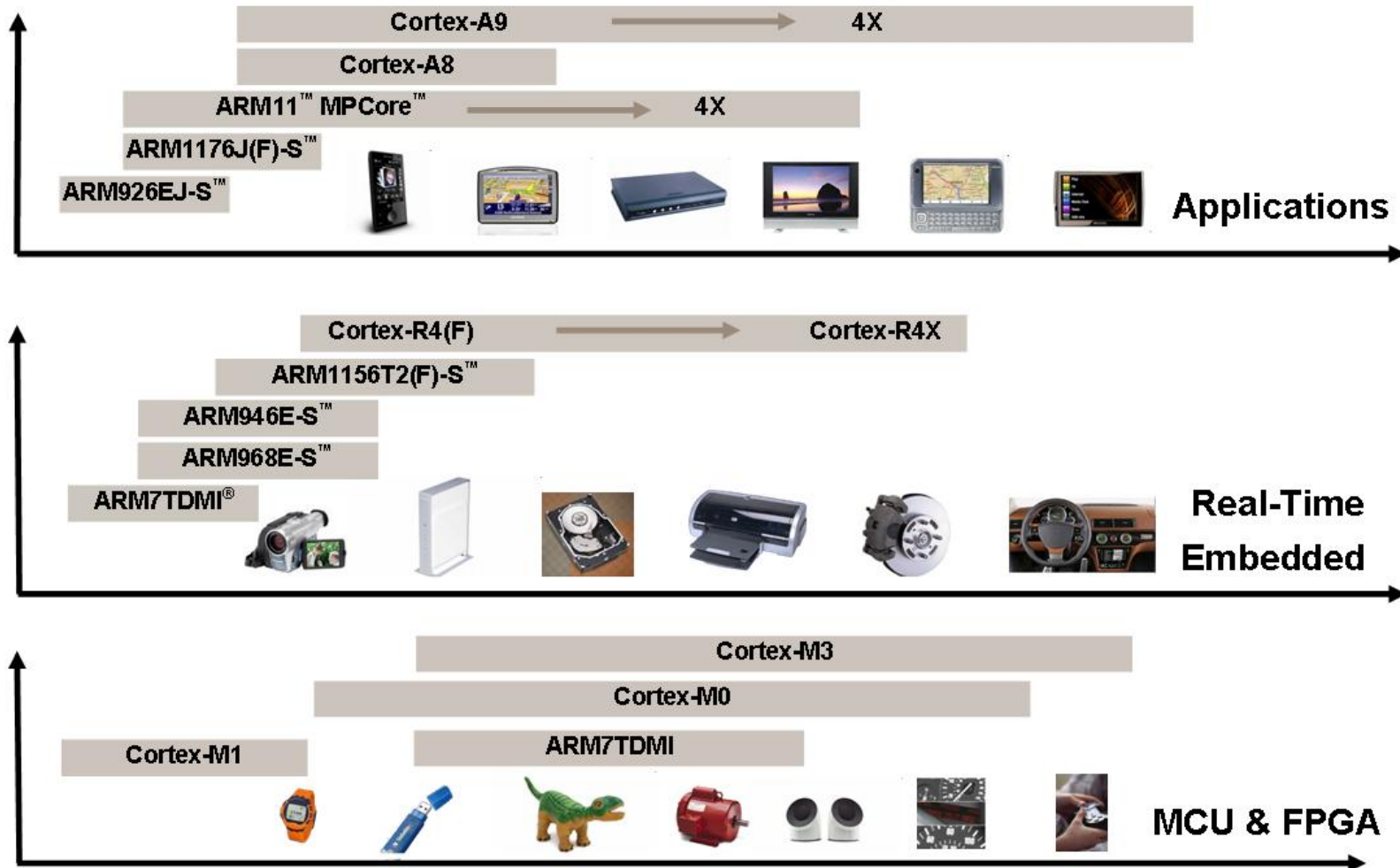
§ **Note that implementations of the same architecture can be different:**

§ Cortex-A8 - architecture v7-A with a 13-stage pipeline

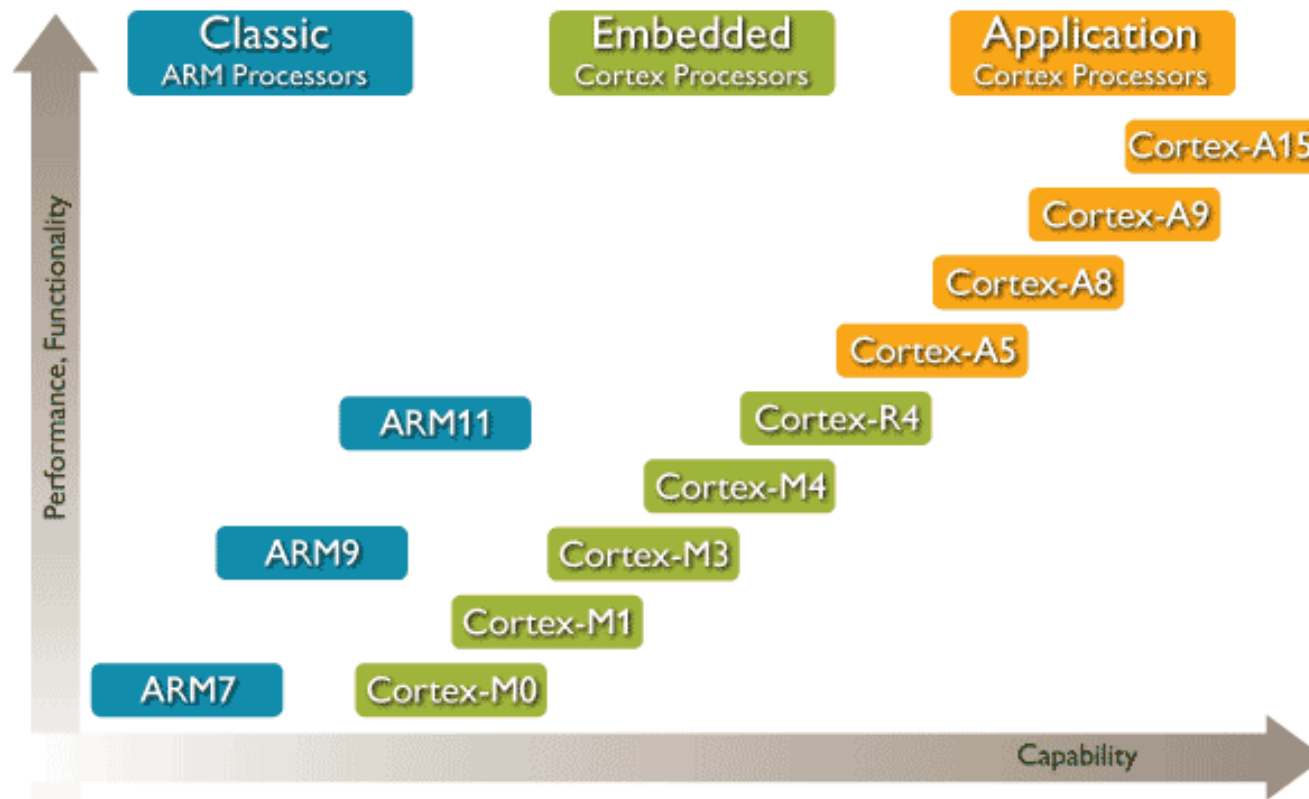
§ Cortex-A9 - architecture v7-A with an 8-stage pipeline



ARM处理器的发展



ARM Cortex 系列处理器



处理器选择器

} <http://www.arm.com/products/processors/selector.php>

Processor Family ▼

Architecture ▼

Multicore ▼

Instruction Set ARM Jazelle Thumb Thumb-2

Extra Features DSP Floating Point NEON TrustZone

Memory System Cache TCM

Memory Control MPU (Memory Protection Unit)
 MMU (Memory Management Unit)

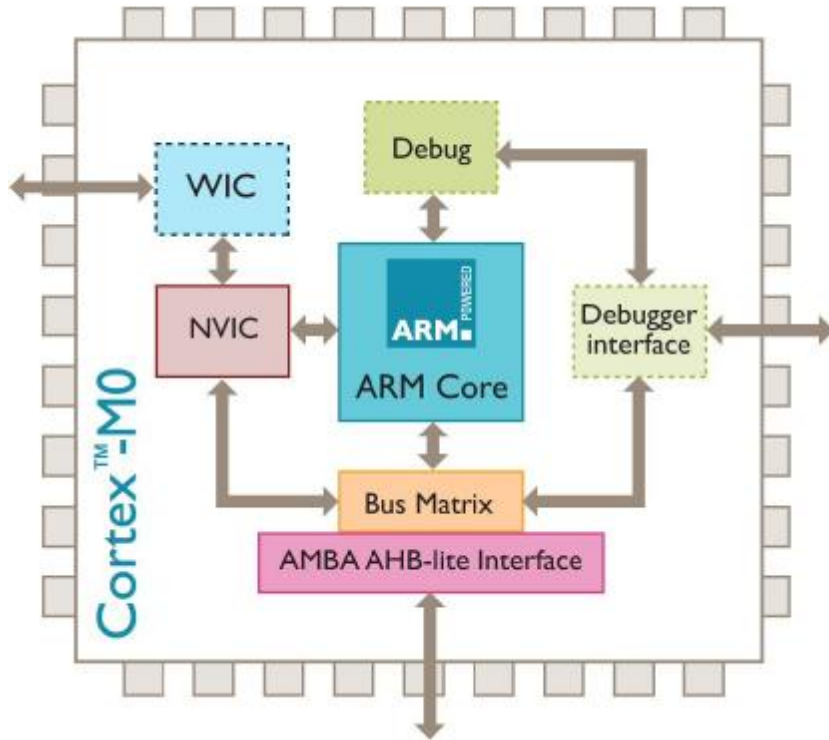
Select

Reset

如何分析比较ARM处理器（芯片）

- } 速度（主频、效率、多核、多发射）
- } 数据处理能力（浮点、除法、乘法、单指令多数据流等）
- } 存储系统（mmu、cache、TCM、flash、内存、总线架构）
- } 异常系统（中断、abort等）
- } 功耗（电源管理、制造工艺）、能耗（W/MHz）
- } 外设（串口、can、pwm、usb、mac等）
- } 开发调试工具
- } 成本、技术资料等其它因素

Cortex-M0处理器



§ ARMv6-M Architecture

§ 16-bit Thumb-2 with system control instructions

§ Fully programmable in C

§ 3-stage pipeline

§ von Neuman architecture

§ AHB-Lite bus interface

§ Fixed memory map

§ 1-32 interrupts

§ Configurable priority levels

§ Non-Maskable Interrupt support

§ Low power support

§ Core configured with or without debug

§ Variable number of watchpoints and breakpoints

Cortex-M0特点

} 能耗最低的最小 ARM 处理器

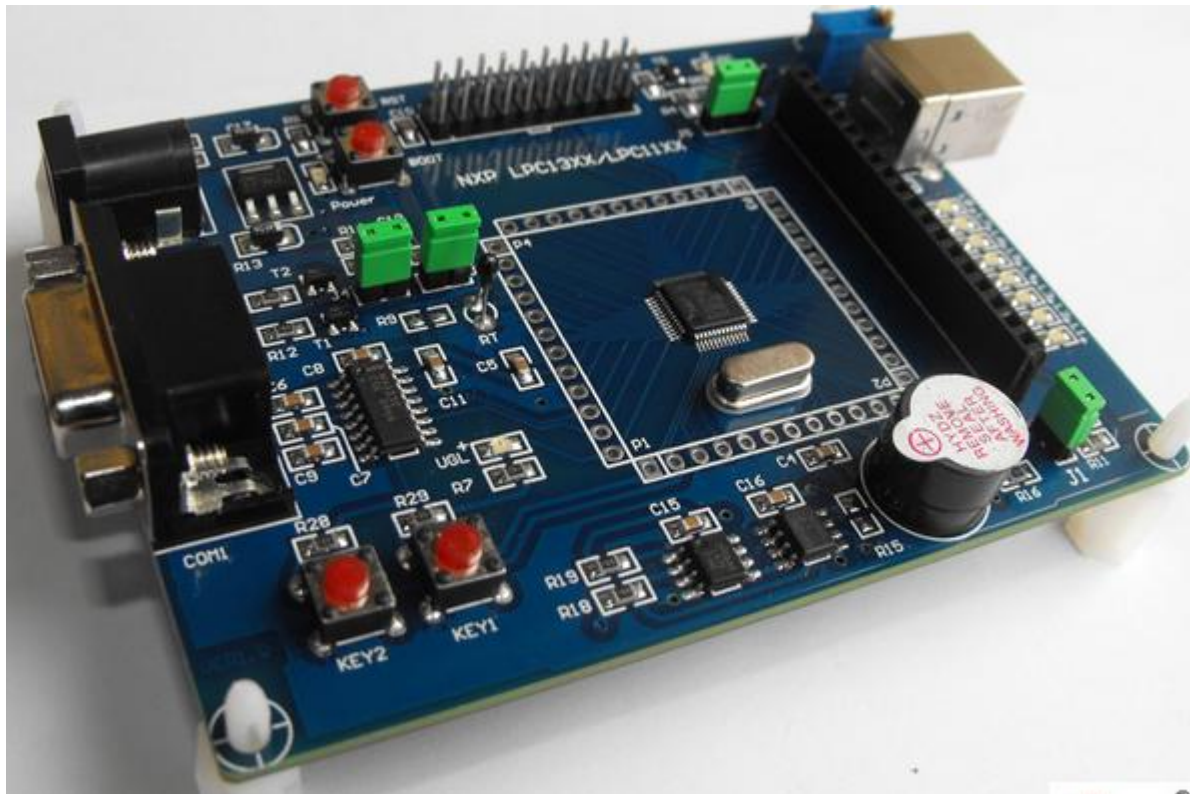
- } Cortex-M0 的代码密度和能效优势意味着它是各种应用中 8/16 位设备的自然高性价比换代产品，同时保留与功能丰富的 [Cortex-M3 处理器](#) 的工具和二进制向上兼容性
- } Cortex-M0 处理器在不到 12 K 门的面积内能耗仅有 85 $\mu\text{W}/\text{MHz}$ （0.085 毫瓦），所凭借的是作为低能耗技术的领导者和创建超低能耗设备的主要推动者的无与伦比的 ARM 专门技术。

} 简单

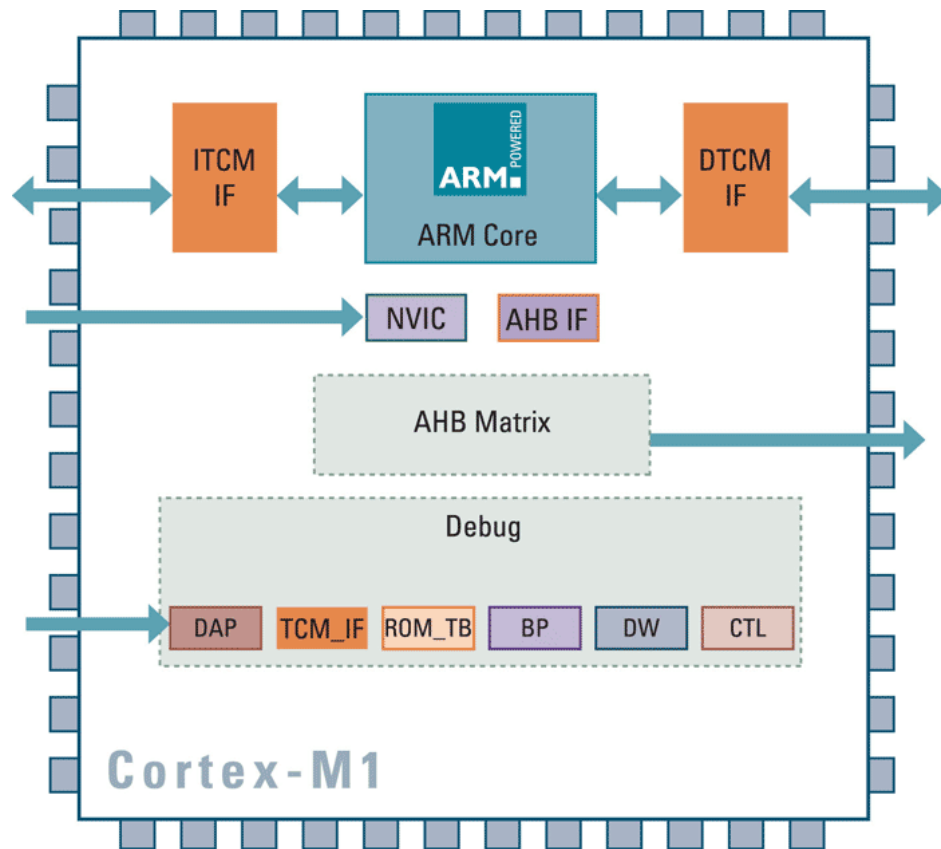
- } 指令只有 56 个，这样您便可以快速掌握整个 Cortex-M0 指令集（如果需要）；但其 C 语言友好体系结构意味着这并不是必需的。可供选择的具有完全确定性的指令和中断计时使得计算响应时间十分容易。

典型产品

} 主要厂商有：**NXP**、新唐（NuMicro家族）



Cortex-M1 处理器



- § 采用**ARMv6-M**指令集架构
- § 能执行所有Thumb代码
- § 32位三级流水线结构
- § **Fully programmable in C**
- § **3-stage pipeline**
- § **von Neuman architecture**
- § 可配置的**data and instruction TCMs**
- § 独立的存储器和**AHB-lite**接口
- § **1-32 interrupts**
 - § 可配置的嵌套向量中断控制器
- § 无需授权费用或权益金
- § 专门针对**FPGA**的应用实现而开发



Cortex-M1特点

} 在 FPGA 中使用 ARM Cortex-M1 的优点

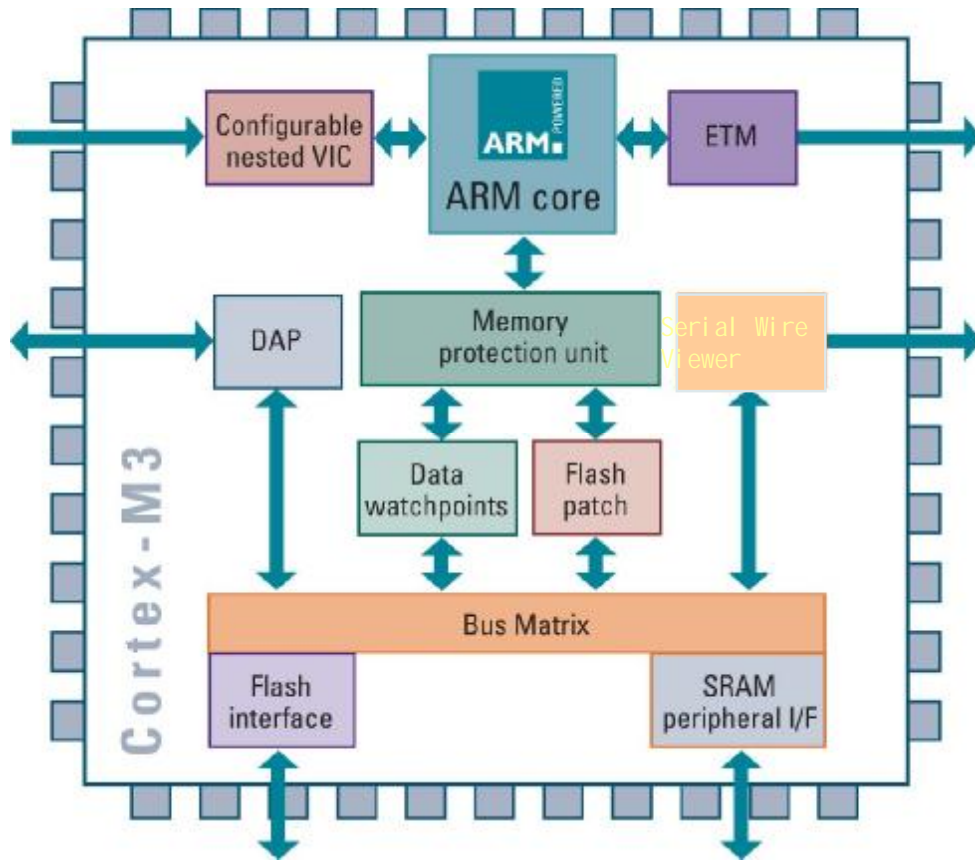
- } 全部使用标准处理器体系结构
- } 供应商独立性 - Cortex-M1 处理器支持所有主要 FPGA 供应商
- } 软件和工具可以在 FPGA 和 ASIC/ASSP 之间重用
- } 从 FPGA 到 ASIC 的简单迁移路径
- } 受最大的体系 - [ARM Connected Community](#) 的支持
- } 易于将 Cortex-M1 处理器设计迁移到更新和最有效的 FPGA
- } 受可提供不同性能点解决方案的强大 ARM 处理器路线图的支持
- } ARM 体系结构已在数十亿 [ARM Powered®](#) 设备中经过验证

典型产品

} Actel (爱特)



Cortex-M3处理器



- § **ARMv7-M Architecture**
 - § Thumb-2 only
- § **Fully programmable in C**
- § **3-stage pipeline**
- § **von Neumann architecture**
- § **Optional MPU**
- § **AHB-Lite bus interface**
- § **Fixed memory map**
- § **1-240 interrupts**
 - § Configurable priority levels
 - § Non-Maskable Interrupt support
 - § Debug and Sleep control
- § **Serial wire or JTAG debug**
- § **Optional ETM**



Cortex M3特点

} 提供更高的性能和更丰富的功能

} 是专门针对微控制器应用开发的主流 ARM 处理器。

} 性能和能效

} 具有高性能和低动态能耗，Cortex-M3 处理器提供领先的功效：在 90nmG 基础上为 12.5 DMIPS/mW。将集成的睡眠模式与可选的状态保留功能相结合，Cortex-M3 处理器确保对于同时需要低能耗和出色性能的应用不存在折衷。

} 全功能

} 该处理器执行 [Thumb®-2 指令集](#) 以获得最佳性能和代码大小，包括硬件除法、单周期乘法和位字段操作。Cortex-M3 NVIC 在设计时是高度可配置的，最多可提供 240 个具有单独优先级、动态重设优先级功能和集成系统时钟的系统中断。

} 丰富的连接

} 功能和性能的组合使基于 Cortex-M3 的设备可以有效处理多个 I/O 通道和协议标准，如 USB OTG (On-The-Go)。

典型产品

} 主要厂商

} Atmel

} EnergyMicro

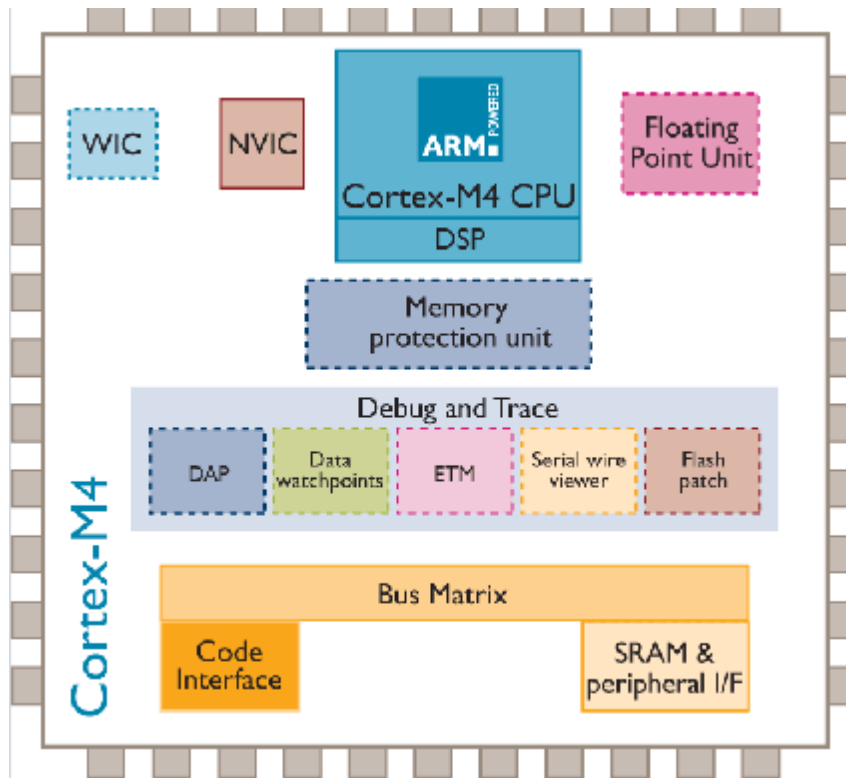
} Luminary (TI)

} NXP

} ST



CORTEX-M4处理器



M3基础上强化了运算能力，新加了浮点，DSP，并行计算等。ARM希望把Cortex-M4用于数字信号控制市场，也就是既有微控制器的“控制”能力，又有DSP的“处理”能力，主要应用领域包括 马达控制，电力与能源管理，嵌入式音频处理（能听懂人说话的智能洋娃娃？），以及工业自动化。

Cortex-M系列处理器开发

} 开发环境

- } Keil (RealView-MDK)

- } IAR

} 开发工具

- } Ulink2

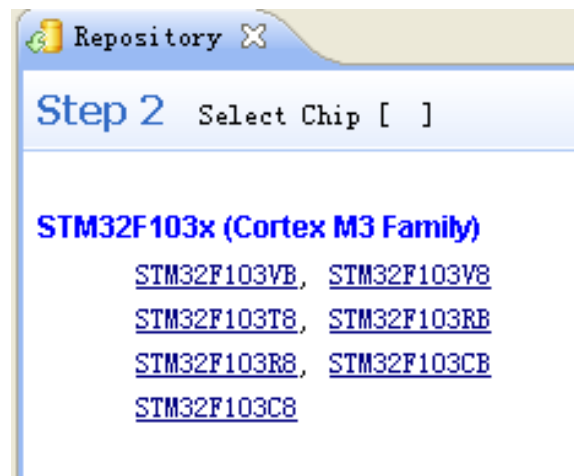
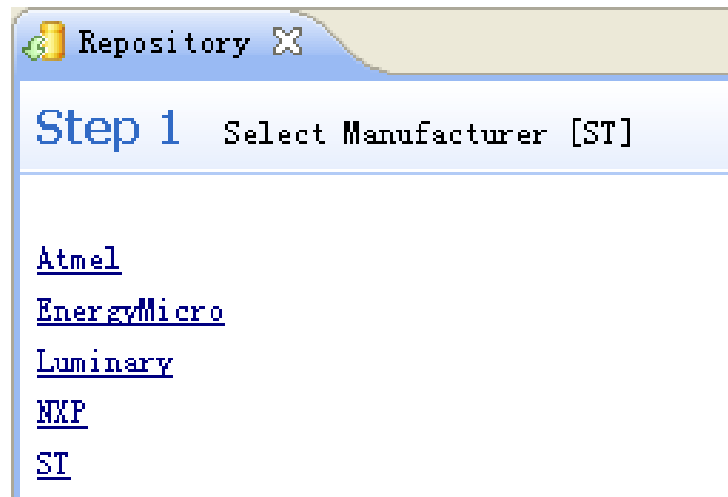
- } J-Link

Cortex-M系列处理器开发（cont.）

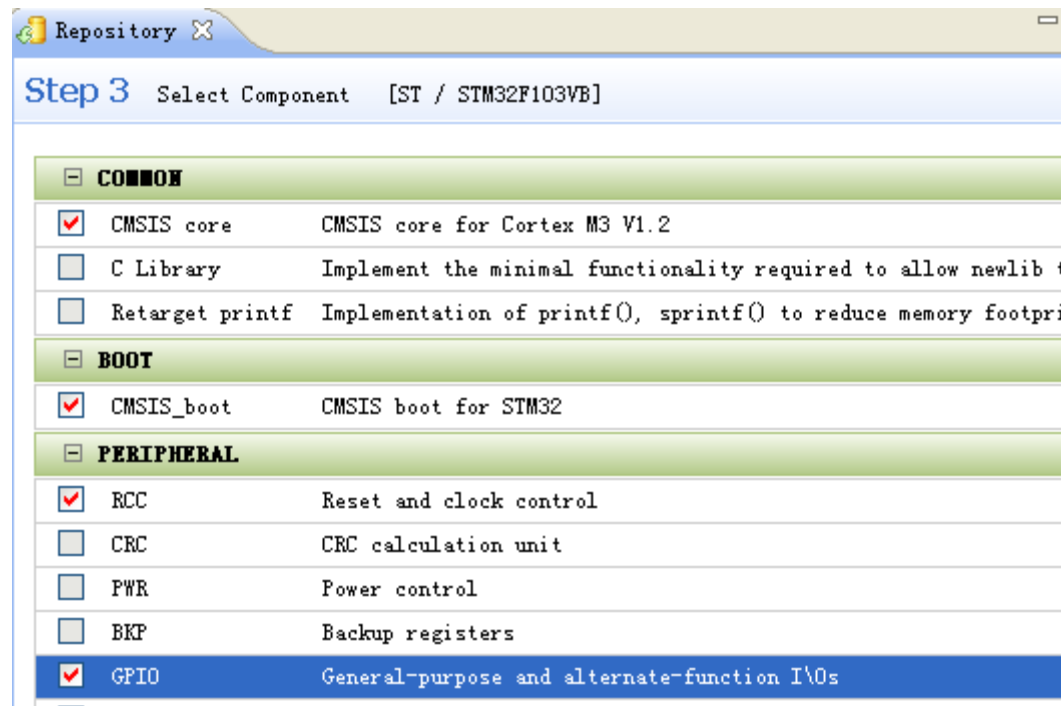
} CooCox介绍

- } CooCox CoIDE为ARM Cortex M系列的开发者提供了一套完整的集成开发环境，包括工程管理、编辑、编译工具、调试器及一个开发者可以分享自己的代码和看法的交流平台。

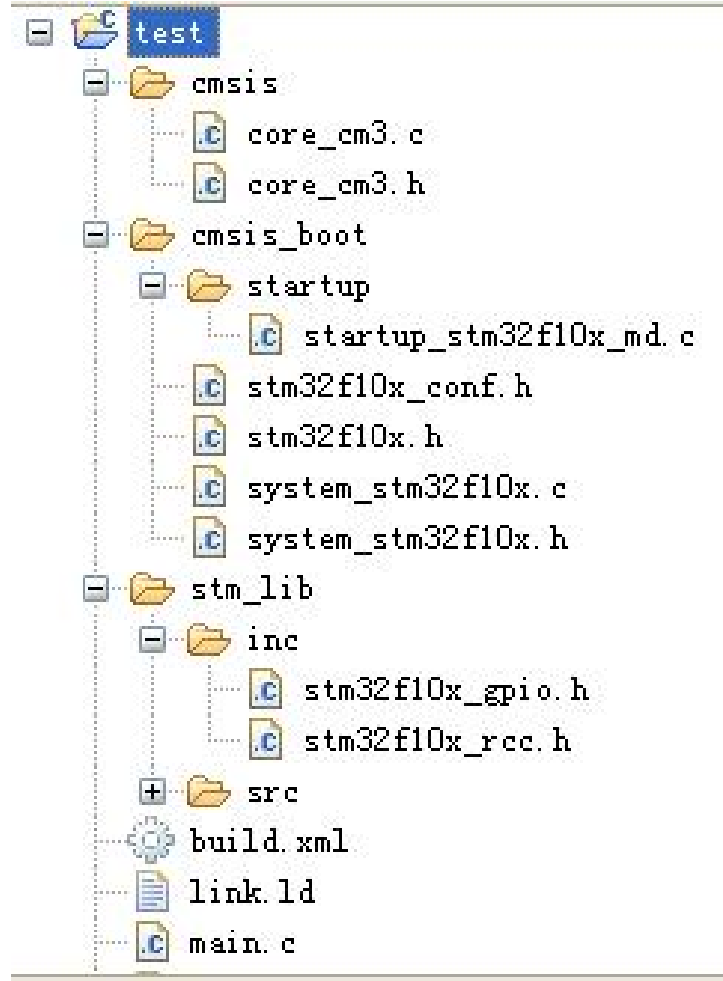
Cortex-M系列处理器开发（cont.）



Cortex-M系列处理器开发 (cont.)



Cortex-M系列处理器开发（cont.）



Cortex-M启动代码特点

} 全c方式

```

__attribute__((section(".isr_vector")))
void (* const g_pfnVectors[])(void) =
{
    /*-----Core Exceptions-----?
    (void *)&pulStack[STACK_SIZE-1],    /*!< The initial stack pointer    ?
    Reset_Handler,                      /*!< Reset Handler                ?
    NMI_Handler,                         /*!< NMI Handler                 ?
    HardFault_Handler,                  /*!< Hard Fault Handler          ?
    MemManage_Handler,                  /*!< MPU Fault Handler           ?
    BusFault_Handler,                   /*!< Bus Fault Handler           ?
    UsageFault_Handler,                  /*!< Usage Fault Handler        ?
    0,0,0,0,                             /*!< Reserved                    ?
    SVC_Handler,                         /*!< SVCcall Handler             ?
    DebugMon_Handler,                   /*!< Debug Monitor Handler       ?
    0,                                    /*!< Reserved                    ?
    PendSV_Handler,                     /*!< PendSV Handler              ?
    SysTick_Handler,                    /*!< SysTick Handler             ?

```


Cortex-M启动代码特点（cont.）

} 汇编方式

```

__Vectors      DCD      __initial_sp           ; Top of Stack
               DCD      Reset_Handler        ; Reset Handler
               DCD      NMI_Handler          ; NMI Handler
               DCD      HardFault_Handler    ; Hard Fault Handler
               DCD      MemManage_Handler    ; MPU Fault Handler
               DCD      BusFault_Handler      ; Bus Fault Handler
               DCD      UsageFault_Handler    ; Usage Fault Handler
               DCD      0                    ; Reserved
               DCD      0                    ; Reserved
               DCD      0                    ; Reserved
               DCD      0                    ; Reserved
               DCD      SVC_Handler          ; SVC Call Handler
               DCD      DebugMon_Handler     ; Debug Monitor Handler
               DCD      0                    ; Reserved
               DCD      PendSV_Handler       ; PendSV Handler
               DCD      SysTick_Handler      ; SysTick Handler
    
```

Cortex-M的操作系统支持

} 基于MDK RTX

} MDK RL—RTX和Cortex—M3都源自ARM公司。ARM公司将其无缝整合在MDK开发套件中，因此将RL—RTX移植到Cortex-M3上非常适合。

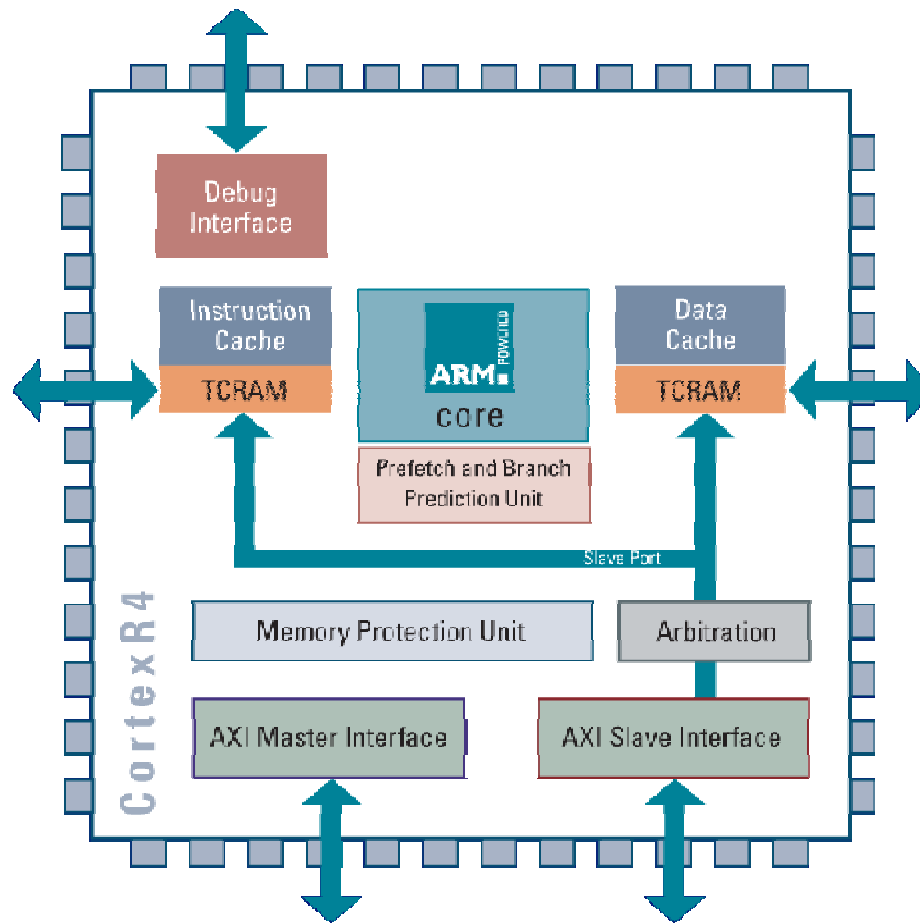
} uC/OS-II

} 注意：开源不免费

} <http://micrium.com/page/downloads/ports>目录下是对各个处理器移植的可下载的地方

ACTEL
ALTERA
ANALOG DEVICES
ARM
ATMEL
Cypress Semiconductor
FREESCALE
IAR Development Kits
MICROCHIP
NXP
RENESAS
SAMSUNG
STMicroelectronics
Tensilica
TI
TOSHIBA
XILINX

Cortex-R4处理器



- } ARMv7-R Architecture
 - } Hardware divide instructions
 - } Thumb-2 support
- } 8-stage dual-issue pipeline
 - } Dynamic Branch prediction
 - } Return stack
- } Memory protection unit (MPU)
- } Non-maskable interrupt option
- } Configurable caches and TCMs
 - } External DMA support
 - } Optional parity error checking
- } v7 Debug architecture



Cortex-R4特点

- } Cortex™-R4 处理器是第一个基于 ARMv7-R 体系结构的深层嵌入式实时处理器。它专用于大容量深层嵌入式片上系统应用，如硬盘驱动器控制器、无线基带处理器、消费性产品和汽车系统的电子控制单元。
- } Cortex-R4 是为基于 90 nm 至 28 nm 的高级芯片工艺的实现在而设计的，此外其设计重点在于提升能效、实时响应性、高级功能和使得系统设计更加容易。基于 40 nm G 工艺，Cortex-R4 可以实现以将近 1 GHz 的频率运行，此时它可提供 1,500 Dhrystone MIPS 的性能。该处理器提供高度灵活且有效的双周期本地内存接口，使 SoC 设计者可以最大限度地降低系统成本和能耗。

典型产品

} 主要厂商

} Infineon (英飞凌)

} 应用于医疗设备

} 博通

} 应用于蓝光播放器

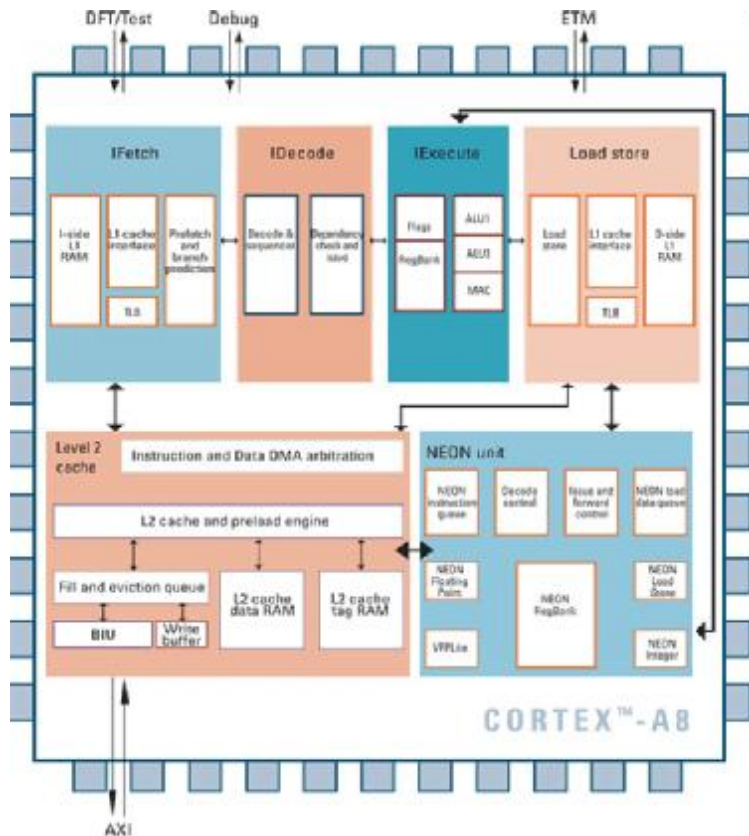


Cortex-R系列处理器开发

} Cortex-R+RTOS

} 如：OSEK实时操作系统

Cortex-A8处理器



- } ARMv7-A Architecture
- } Thumb-2
- } Thumb-2EE (Jazelle-RCT)
- } TrustZone extensions
- } Custom or synthesized design
- } MMU
- } 64-bit or 128-bit AXI Interface
- } L1 caches
 - } 16 or 32KB each
- } Unified L2 cache
 - } 0-2MB in size
 - } 8-way set-associative

§ Optional features

- § VFPv3 Vector Floating-Point
- § NEON media processing engine

§ Dual-issue, super-scalar 13-stage pipeline

- § Branch Prediction & Return Stack
- § NEON and VFP implemented at end of pipeline



Cortex-A8特点

- } ARM Cortex™-A8 处理器基于 ARMv7 体系结构，能够将速度从 600MHz 提高到 1GHz 以上。Cortex-A8 处理器可以满足需要在 300mW 以下运行的移动设备的功率优化要求；以及需要 2000 Dhrystone MIPS 的消费类应用领域的性能优化要求。
- } 该处理器特别适合高性能应用领域。
 - } 频率从 600MHz 到 1GHz 及以上
 - } 高性能、超标量微体系结构
 - } 用于多媒体和 SIMD 处理的 NEON™ 技术

典型产品

} 主要厂商

} TI（德州仪器）

} Omap3430 Cortex-A8核600MHz
（诺基亚N96采用此芯片）

} Omap3530 Cortex-A8核600MHz
ARM+DSP双核

} Samsung（三星）

} S5PC100 Cortex-A8核 600MHz
(iPhone 3GS采用此芯片)

} S5PC110/S5PV210 Cortex-A8核
1GHZ

CPU
SAMSUNG
S5PC100

典型产品(cont.)

} Freescale（飞思卡尔）

- } i.MX512/ i.MX513/ i.MX515 Cortex-A8核600MHz~1GHz
（在多款上网本中得到应用）

} Marvell（马维尔）：

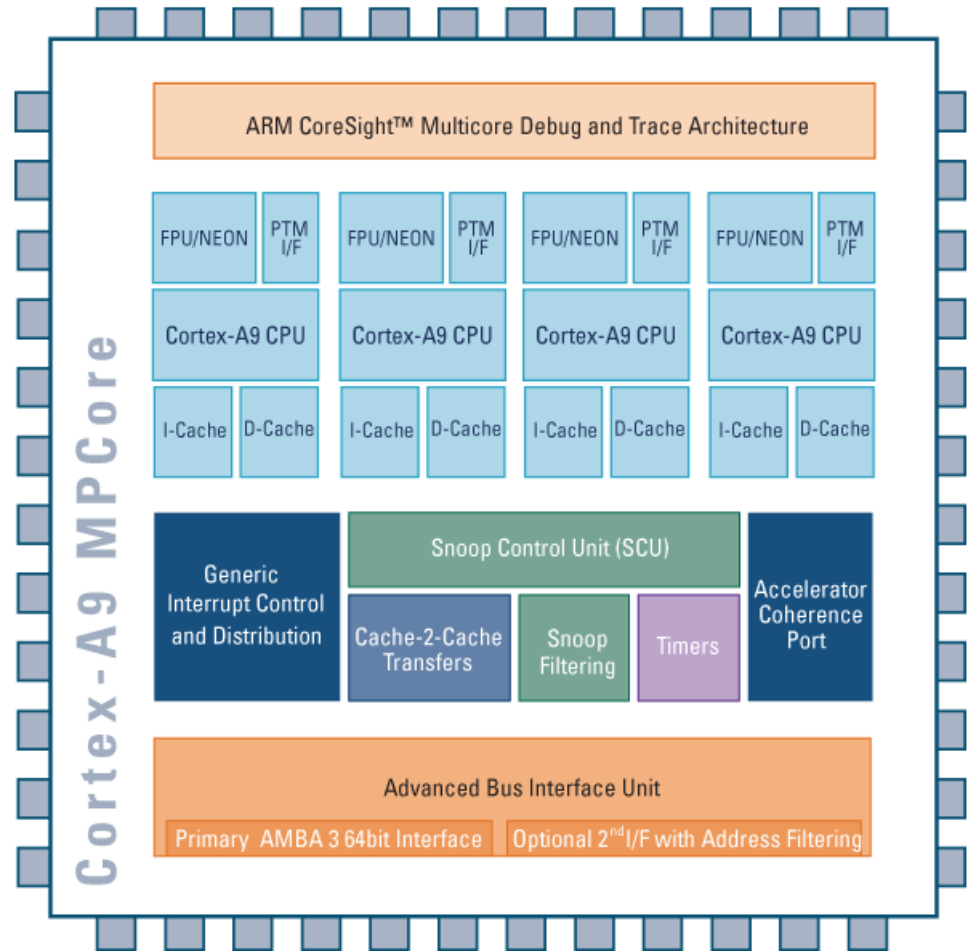
- } PXA930 800MHz Cortex-A8核
- } ARMADA 500/600/1000系列 Sheeva PJ4核心
1GHz~1.2GHz（支持ARMv7指令集，架构异同）

} Qualcomm（高通）：

- } QSD8650A/ QSD8672（Snapdragon系列） 1.3G~1.5G
scorpion核心（支持ARMv7指令，架构异同）

Cortex-A9处理器

- } ARMv7-A Architecture
 - } Thumb-2, Thumb-2EE
 - } TrustZone support
- } Variable-length Multi-issue pipeline
 - } Register renaming
 - } Speculative data prefetching
 - } Branch Prediction & Return Stack
- } 64-bit AXI instruction and data interfaces
- } TrustZone extensions
- } L1 Data and Instruction caches
 - } 16-64KB each
 - } 4-way set-associative



典型产品(cont.)

} Nvidia（英伟达）：

} Tegra2 Cortex-A9核

- } 它可以支持非常强劲的1080P高清播放能力、3D播放能力，视觉体验非常出色

摩托罗拉XOOM平板电脑双核心的Tegra 2处理器、Android 3.0系统

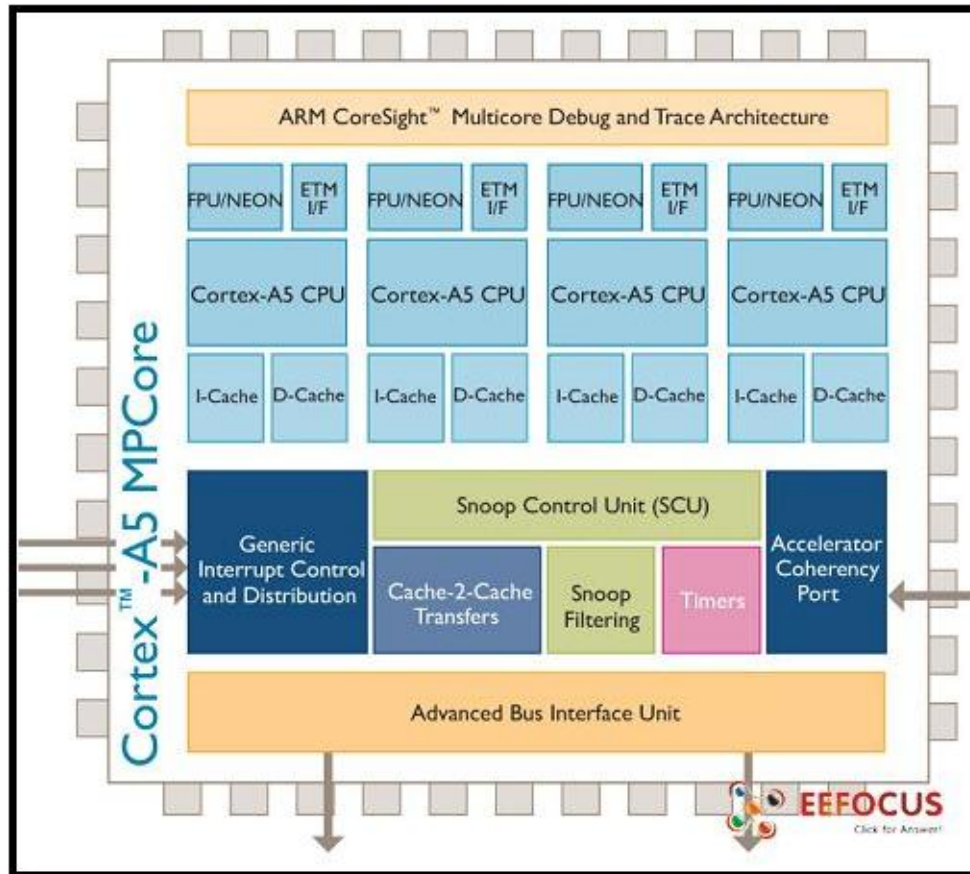


} TI

} OMAP4430

- } OMAP 4440最大的特色就是采用双ARM Cortex A9核心，运行频率为1.5GHz。OMAP 4440将可以使Web浏览等应用的性能得到显著提高。至少会比现有的A8处理器性能改善50%以上。

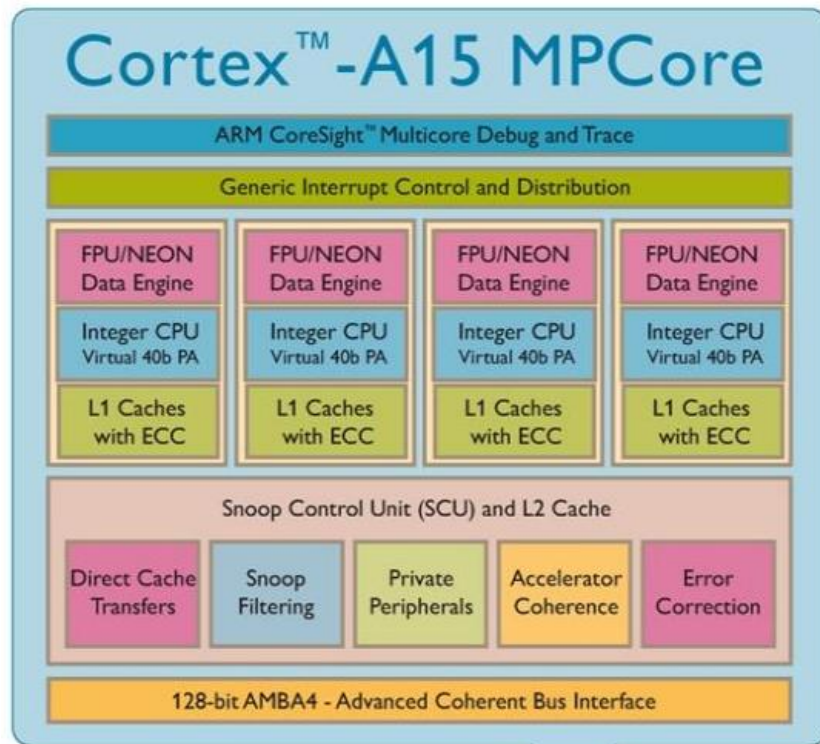
Cortex-A5处理器 (1~4)



ARM Cortex™-A5 处理器是能效最高、成本最低的处理器，能够向最广泛的设备提供 Internet 访问：从超低成本的手机、特色手机和智能移动设备到普遍采用的嵌入式、消费类和工业设备。

Cortex-A5 是最小的 Cortex-A 处理器

Cortex-A15处理器（1~4）



最高主频**2.5G**，广泛适用于下一代智能手机、平板机、大屏幕移动计算设备、高端数字家庭娱乐终端、无线基站等

Cortex-A系列处理器开发

- } 开发工具
 - } RVDS+RVI+RVT
- } Cortex-A+操作系统
 - } Linux
 - } android
 - } Windows/CE、Mobile、 phone
 - } Windows7
 - } Iphone
 - } Webos
 - }

谢谢!

刘洪涛

lht@farsight.com.cn

